



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 4 月 1 6 日
Date of Application:

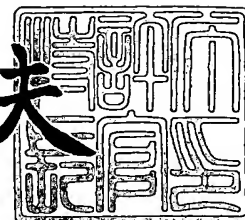
出 願 番 号 特 願 2 0 0 3 - 1 1 1 0 6 1
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 1 1 1 0 6 1]

出 願 人 ローム株式会社
Applicant(s):

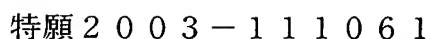
2 0 0 3 年 1 1 月 2 6 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 9 7 6 7 0





【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9901021

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 表示装置の駆動用電源装置、及び表示装置

【特許請求の範囲】

【請求項 1】 電源電圧より高い第 1 出力電源電圧に基づいて、この第 1 出力電源電圧より低く且つ順次低くなる、高電圧側の複数の出力電圧を発生するための複数のバッファ回路と、低電圧側の複数の出力電圧を発生するための複数のバッファ回路とを有する表示装置の駆動用電源装置において、

前記第 1 出力電源電圧を発生する第 1 電圧変換回路と、前記電源電圧を昇圧して前記高電圧側の複数の出力電圧のうちの最も低い出力電圧より低く且つ前記低電圧側の複数の出力電圧のうちの最も高い出力電圧より高い所定の定電圧に定電圧制御される第 2 出力電源電圧を出力する第 2 電圧変換回路と、前記電源電圧を昇圧して、前記高電圧側の複数の出力電圧のうちの最も低い出力電圧より低く前記低電圧側の複数の出力電圧のうちの最も高い出力電圧より高い第 3 出力電源電圧を出力する第 3 電圧変換回路とを備え、

前記第 1 電圧変換回路は、前記第 2 出力電源電圧を昇圧して前記第 1 出力電源電圧を出力するものであり、

前記高電圧側の複数の出力電圧のうちの最も高い出力電圧を出力するバッファ回路は、前記第 1 出力電源電圧と前記第 2 出力電源電圧もしくは基準電圧とに基づいて動作し、前記高電圧側の他のバッファ回路は、前記第 1 出力電源電圧もしくは前記第 1 出力電圧と前記第 2 出力電源電圧とに基づいて動作し、前記低電圧側のバッファ回路は、前記第 3 出力電源電圧と前記基準電圧とに基づいて動作することを特徴とする、表示装置の駆動用電源装置。

【請求項 2】 電源電圧より高い第 1 出力電源電圧を発生する第 1 電圧変換回路と、前記第 1 出力電源電圧より低い第 2 出力電源電圧を発生する第 2 電圧変換回路と、前記第 2 出力電源電圧よりも低い第 3 出力電源電圧を発生する第 3 電圧変換回路と、これら第 1 出力電源電圧ないし第 3 出力電源電圧を用いてそれぞれ電圧値の異なる複数の出力電圧を発生する複数のバッファ回路と、を備え、

前記第 2 電圧変換回路は、入力電圧として入力される電源電圧を昇圧して所定の定電圧に定電圧制御される前記第 2 出力電源電圧を発生するものであり、

前記第 1 電圧変換回路は、前記第 2 出力電源電圧を入力電圧として入力し、その第 2 出力電源電圧を昇圧して前記第 1 出力電源電圧を出力するものであり、

前記第 3 電圧変換回路は、入力電圧として入力される前記電源電圧を昇圧して前記第 3 出力電源電圧を発生するものであり、

前記複数の出力電圧の内の最も高い出力電圧を出力するための第 1 のバッファ回路は、前記第 1 出力電源電圧と前記第 2 出力電源電圧もしくは基準電圧とに基づいて動作し、前記複数の出力電圧の内の中間の出力電圧を出力するための第 2 のバッファ回路の少なくとも 1 つは、前記第 1 出力電源電圧もしくは前記最も高い出力電圧と前記第 2 出力電源電圧とに基づいて動作し、前記複数の出力電圧の内の最も低い出力電圧を出力するための第 3 のバッファ回路は、前記第 3 出力電源電圧と基準電圧とに基づいて動作することを特徴とする、表示装置の駆動用電源装置。

【請求項 3】 前記第 2 電圧変換回路は、最も高い出力電圧を出力するバッファ回路の出力電圧に応じた電圧を帰還電圧とし帰還し、前記帰還電圧が一定になるように、前記第 2 出力電源電圧を電圧制御することを特徴とする、請求項 1、2 記載の表示装置の駆動用電源装置。

【請求項 4】 前記第 2 電圧変換回路は、前記第 2 出力電源電圧に応じた電圧を帰還電圧とし帰還し、前記帰還電圧が一定になるように、前記第 2 出力電源電圧を電圧制御することを特徴とする、請求項 1、2 記載の表示装置の駆動用電源装置。

【請求項 5】 前記第 1 電圧変換回路、前記第 2 電圧変換回路及び第 3 電圧変換回路は、それぞれ電源電圧を単位昇圧電圧とするチャージポンプ型電圧変換回路であることを特徴とする、請求項 1 ないし 4 記載の表示装置の駆動用電源装置。

【請求項 6】 前記第 2 電圧変換回路は、チャージポンプ動作のための複数のクロックを発生するクロック発生器と、前記帰還電圧と参照電圧とを比較し比較出力を発生する比較器とを含み、

前記クロック発生器は、前記比較器の比較出力に応じて動作状態または停止状態に制御されることを特徴とする、請求項 5 記載の表示装置の駆動用電源装置。

【請求項 7】 マトリックス型表示装置と、該表示装置のコモン側を駆動するコモンドライバと、前記表示装置のセグメント側を駆動するセグメントドライバとを備えた表示装置であって、

前記コモンドライバ及び前記セグメントドライバの電源装置として請求項 1 ないし 6 記載の電源装置を用いたことを特徴とする表示装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、単純マトリクス型の液晶表示装置等の表示装置を低消費電力で駆動するのに適した駆動用電源装置、及びその電源装置を用いた表示装置に関する。

【0 0 0 2】

【従来の技術】

ドット表示を実現するための液晶表示装置として、互いに直交するように配置された多数のストライプ状の行電極（コモン電極）および列電極（セグメント電極）が設けられた単純マトリクス型液晶表示装置が多く用いられている。

【0 0 0 3】

その液晶表示装置は、各コモン電極に順次走査電圧を印加するとともに、コモン電極に対する電圧印加と同時に複数のセグメント電極に対して信号電圧を印加することによって、駆動される。

【0 0 0 4】

各液晶素子は、全ての行電極に対して 1 度ずつ電圧が印加し終わるまでの時間（1 フレーム周期）における平均的な実効値電圧に応じた透過率に制御され、1 フレーム周期毎に所望の画像を表示させることができる。

【0 0 0 5】

図 1 0 は、液晶表示装置を駆動するための、従来の電源装置の構成を示す図である。図 1 0 において、電源装置は、第 1 出力電圧 V_0 （1.5 V）、第 2 出力電圧 V_1 （13.5 V）、第 3 出力電圧 V_2 （12 V）、第 4 出力電圧 V_3 （3 V）、第 5 出力電圧 V_4 （1.5 V）、第 6 電圧 V_5 （0 V；基準電圧；グランド電位）を、電源電圧 V_{cc} （3 V）から生成して、液晶表示装置 LCD に供給す

る。なお、本発明では、特に断らない場合には、各電圧は、グランド電位を基準とした電圧を言う。この液晶表示装置LCDは、表示パネル及び、コモン電極を順次走査するコモンドライバ、コモン電極の走査と同期してセグメント電極に信号電圧を印加するセグメントドライバを含んでいる。

【0006】

チャージポンプ回路CHP0は、電源電圧 V_{cc} とクロック信号 clk が入力され、電源電圧 V_{cc} を6倍に昇圧した出力電源電圧 V_{out0} (18V) を発生する。コンデンサC0は平滑用のコンデンサである。

【0007】

この出力電源電圧 V_{out0} を、電圧増幅器A1に印加し、基準電圧 V_{ref} (2V) を所定 n 倍 ($n=7.5$) して第1基準電圧 V_{0r} (15V) を形成する。この第1基準電圧 V_{0r} を抵抗器 $R_0 \sim R_4$ で分圧して、第2基準電圧 V_{1r} (13.5V)、第3基準電圧 V_{2r} (12V)、第4基準電圧 V_{3r} (3V)、第5基準電圧 V_{4r} (1.5V) を形成する。

【0008】

出力電源電圧 V_{out0} を駆動電源とする第1バッファ回路B0～第5バッファ回路B4に、第1基準電圧 $V_{0r} \sim$ 第5基準電圧 V_{4r} が入力され、同じ電圧値である第1出力電圧 $V_0 \sim$ 第5出力電圧 V_4 が出力される。また、第6電圧 V_5 は、グランド電位である。

【0009】

これらの第1出力電圧 $V_0 \sim$ 第6電圧 V_5 のうち、第1出力電圧 V_0 、第2出力電圧 V_1 、第5出力電圧 V_4 、第6電圧 V_5 が液晶表示装置のコモンドライバに供給される一方、第1出力電圧 V_0 、第3出力電圧 V_2 、第4出力電圧 V_3 、第6電圧 V_5 が液晶表示装置LCDのセグメントドライバに供給される。これらの電圧は、液晶表示装置LCDの交流化周期（以下、フレーム周期毎の場合を例にして説明する）に合わせて、選択されて用いられる。

【0010】

図11は、液晶駆動波形の例を示すものであり、コモン電極が n 個、セグメント電極が m 個の液晶表示パネルにおける、特定のコモン電極 COM_j 、セグメン

ト電極 SEG_kへの駆動電圧の印加状態を表している。

【0011】

奇数フレームにおいては、コモン電極 COM₁～COM_nが走査されて順次1つのコモン電極 COM_jが選択され、選択されているコモン電極 COM_jには第1出力電圧 V₀が印加される。選択されていないコモン電極 COM₁～COM_n（ただし、COM_jは除く）には第5出力電圧 V₄が印加される。一方、セグメント電極 SEG₁～SEG_mには、選択されているコモン電極に対応した表示信号に応じて第4出力電圧 V₃あるいは第6電圧 V₅が印加される。

【0012】

また、偶数フレームにおいては、コモン電極 COM₁～COM_nが走査されて順次選択され、選択されているコモン電極 COM_jには第6電圧 V₅が印加される。選択されていないコモン電極 COM₁～COM_nには第2出力電圧 V₁が印加される。一方、セグメント電極 SEG₁～SEG_mには、選択されているコモン電極に対応した表示信号に応じて第1出力電圧 V₀あるいは第3出力電圧 V₂が印加される。

【0013】

このようにして交流化制御されつつ、表示信号に応じた画像が液晶表示装置 LCDに表示される。

【0014】

この場合、バッファ回路 B₀～B₄の動作電源は、出力電源電圧 V_{out0}と第6電圧 V₅（グラウンド電位）との間の電圧を使用している。したがって、液晶表示装置 LCDの駆動時に生じる消費電力 Pは、液晶表示素子の充放電駆動等に伴う電流を I_{out}とすると、 $P = V_{out0} \times I_{out}$ となる。即ち、チャージポンプ回路 CHP₀での昇圧倍率（図10の場合は、6倍）が高くなるにしたがって、消費電力は比例して増加してしまう。

【0015】

また、交流化サイクルの1フレーム内でみれば、選択されていない液晶表示画素には、図11からも明らかなように、昇圧倍率を高くする場合でも、必要な電圧振幅は第1出力電圧 V₀～第3出力電圧 V₂あるいは第4出力電圧 V₃～第6

電圧 V_5 のように小さい値で済む。このような液晶表示装置 LCD の交流化駆動に着目して、1 つの昇圧回路（チャージポンプ回路、コッククロフトウオルトン回路）の最終昇圧段の出力電源電圧の他に、その昇圧回路の中間昇圧段の電圧を出力電源電圧として取り出す。そして、最終昇圧段の出力電源電圧及び中間昇圧段の電圧を利用することにより、消費電力を減少するように構成したものも知られている（特許文献 1、2 参照）。

【0016】

【特許文献 1】

特開 2001-75536 号公報

【特許文献 2】

特開 2001-4976 号公報

【0017】

【発明が解決しようとする課題】

しかし、従来の特許文献 1、2 のものでは、多段に直列接続された昇圧ユニットから昇圧回路が構成され、最終段の昇圧出力電圧とともに、その中間昇圧段の昇圧出力電圧を利用する。したがって、各々の昇圧出力電圧を表示駆動に必要な電圧値に適切に設定することが困難であり、また、予定された電圧値で出力することも困難である。また、その中間昇圧段に電流を吸収させる動作が適切に行えない恐れもある。

【0018】

そこで、本発明は、交流化駆動されるマトリクス型液晶表示装置等の表示装置の駆動用電源装置において、その表示駆動に伴う消費電力を低減するとともに、表示動作を安定して行うことができる表示装置の駆動用電源装置、及びその電源装置を用いた表示装置を提供することを目的とする。

【0019】

【課題を解決するための手段】

請求項 1 の表示装置の駆動用電源装置は、電源電圧 V_{cc} より高い第 1 出力電源電圧 V_{out1} に基づいて、この第 1 出力電源電圧 V_{out1} より低く且つ順次低くなる、高電圧側の複数の出力電圧 $V_0 \sim V_2$ を発生するための複数のバッ

ファ回路 B0～B2 と、低電圧側の複数の出力電圧 V3、V4 を発生するための複数のバッファ回路 B3、B4 とを有する表示装置の駆動用電源装置において、

前記第 1 出力電源電圧 V_{out1} を発生する第 1 電圧変換回路 CHP1 と、前記電源電圧 V_{cc} を昇圧して前記高電圧側の複数の出力電圧のうちの最も低い出力電圧 V2 より低く且つ前記低電圧側の複数の出力電圧のうちの最も高い出力電圧 V3 より高い所定の定電圧に定電圧制御される第 2 出力電源電圧 V_{out2} を出力する第 2 電圧変換回路 CHP2 と、前記電源電圧 V_{cc} を昇圧して、前記高電圧側の複数の出力電圧のうちの最も低い出力電圧 V2 より低く前記低電圧側の複数の出力電圧のうちの最も高い出力電圧 V3 より高い第 3 出力電源電圧 V_{out3} を出力する第 3 電圧変換回路 CHP3 とを備え、

前記第 1 電圧変換回路 CHP1 は、前記第 2 出力電源電圧 V_{out2} を昇圧して前記第 1 出力電源電圧 V_{out1} を出力するものであり、

前記高電圧側の複数の出力電圧のうちの最も高い出力電圧 V0 を出力するバッファ回路 B0 は、前記第 1 出力電源電圧 V_{out1} と前記第 2 出力電源電圧 V_{out2} もしくは基準電圧 V_{gnd} とに基づいて動作し、前記高電圧側の他のバッファ回路 B1、B2 は、前記第 1 出力電源電圧 V_{out1} もしくは前記第 1 出力電圧 V0 と前記第 2 出力電源電圧 V_{out2} とに基づいて動作し、前記低電圧側のバッファ回路 B3、B4 は、前記第 3 出力電源電圧 V_{out3} と前記基準電圧 V_{gnd} とに基づいて動作することを特徴とする。

【0020】

請求項 2 の表示装置の駆動用電源装置は、電源電圧 V_{cc} より高い第 1 出力電源電圧 V_{out1} を発生する第 1 電圧変換回路 CHP1 と、前記第 1 出力電源電圧 V_{out1} より低い第 2 出力電源電圧 V_{out2} を発生する第 2 電圧変換回路 CHP2 と、前記第 2 出力電源電圧 V_{out2} よりも低い第 3 出力電源電圧 V_{out3} を発生する第 3 電圧変換回路 CHP3 と、これら第 1 出力電源電圧 V_{out1} ないし第 3 出力電源電圧 V_{out3} を用いてそれぞれ電圧値の異なる複数の出力電圧 V0～V4 を発生する複数のバッファ回路 B1～B4 と、を備え、

前記第 2 電圧変換回路 CHP2 は、入力電圧として入力される電源電圧 V_{cc} を昇圧して所定の定電圧に定電圧制御される前記第 2 出力電源電圧 V_{out2} を

発生するものであり、

前記第1電圧変換回路CHP1は、前記第2出力電源電圧 V_{out2} を入力電圧として入力し、その第2出力電源電圧 V_{out2} を昇圧して前記第1出力電源電圧 V_{out1} を出力するものであり、

前記第3電圧変換回路CHP3は、入力電圧として入力される前記電源電圧 V_{cc} を昇圧して前記第3出力電源電圧 V_{out3} を発生するものであり、

前記複数の出力電圧 $V_0 \sim V_4$ の内の最も高い出力電圧 V_0 を出力するための第1のバッファ回路B0は、前記第1出力電源電圧 V_{out1} と前記第2出力電源電圧 V_{out2} もしくは基準電圧 V_{gnd} とに基づいて動作し、前記複数の出力電圧 $V_0 \sim V_4$ の内の中間の出力電圧 V_1 、 V_2 を出力するための第2のバッファ回路B1、B2、B3の少なくとも1つは、前記第1出力電源電圧 V_{out1} もしくは前記最も高い出力電圧 V_0 と前記第2出力電源電圧 V_{out2} とに基づいて動作し、前記複数の出力電圧 $V_0 \sim V_4$ の内の最も低い出力電圧 V_4 を出力するための第3のバッファ回路B4は、前記第3出力電源電圧 V_{out3} と基準電圧 V_{gnd} とに基づいて動作することを特徴とする。

【0021】

請求項3の表示装置の駆動用電源装置は、請求項1、2記載の表示装置の駆動用電源装置において、前記第2電圧変換回路CHP2は、最も高い出力電圧 V_0 を出力するバッファ回路B0の出力電圧に応じた電圧を帰還電圧とし帰還し、前記帰還電圧が一定になるように、前記第2出力電源電圧 V_{out2} を電圧制御することを特徴とする。

【0022】

請求項4の表示装置の駆動用電源装置は、請求項1、2記載の表示装置の駆動用電源装置において、前記第2電圧変換回路CHP2は、前記第2出力電源電圧 V_{out2} に応じた電圧を帰還電圧とし帰還し、前記帰還電圧が一定になるように、前記第2出力電源電圧 V_{out2} を電圧制御することを特徴とする。

【0023】

請求項5の表示装置の駆動用電源装置は、請求項1ないし4記載の表示装置の駆動用電源装置において、前記第1電圧変換回路CHP1、前記第2電圧変換回

路 C H P 2 及び第 3 電圧変換回路 C H P 3 は、それぞれ電源電圧 V_{cc} を単位昇圧電圧とするチャージポンプ型電圧変換回路であることを特徴とする。

【0024】

請求項 6 の表示装置の駆動用電源装置は、請求項 5 記載の表示装置の駆動用電源装置において、前記第 2 電圧変換回路 C H P 2 は、チャージポンプ動作のための複数のクロックを発生するクロック発生器 C G 2 と、前記帰還電圧と参照電圧とを比較し比較出力を発生する比較器 C P とを含み、

前記クロック発生器 C G 2 は、前記比較器 C P の比較出力に応じて動作状態または停止状態に制御されることを特徴とする。

【0025】

請求項 7 の表示装置は、マトリックス型表示装置と、該表示装置のコモン側を駆動するコモンドライバと、前記表示装置のセグメント側を駆動するセグメントドライバとを備えた表示装置であって、

前記コモンドライバ及び前記セグメントドライバの電源装置として請求項 1 ないし 6 記載の電源装置を用いたことを特徴とする。

【0026】

【発明の実施の形態】

以下、本発明の液晶表示装置駆動用電源装置、及びその電源装置を用いた表示装置の実施の形態について、図を参照して説明する。

【0027】

図 1 は、本発明の実施の形態に係る液晶表示装置駆動用電源装置の構成を示す図である。図 2 (a) ~ (c) は、本発明に用いる高電圧側のバッファ回路 B 0 ~ B 2 の構成を示す図であり、図 3 (a)、(b) は、本発明に用いる低電圧側のバッファ回路 B 3、B 4 の構成を示す図である。また、図 4 ~ 図 9 は、本発明に用いる第 1 ないし第 3 電圧変換回路としての第 1 ないし第 3 チャージポンプ回路 C H P 1 ~ C H P 3 の構成図及びその動作説明図である。

【0028】

図 1 において、電圧変換回路として、従来の図 10 のチャージポンプ回路 C H P 0 とは異なり、第 1 チャージポンプ回路 C H P 1、第 2 チャージポンプ回路 C

HP 2 及び第 3 チャージポンプ回路 CHP 3 を設けている。また、第 1 ないし第 5 バッファ回路 B 0 ～ B 4 に供給される動作電圧が図 10 と異なっている。その他の構成は、図 10 と同様である。

【0029】

第 2 チャージポンプ回路 CHP 2 は、電源電圧 V_{cc} (3 V) が入力され、チャージポンプ動作と定電圧制御により、第 3 出力電圧 V_2 (12 V) より低く第 4 出力電圧 V_3 (3 V) より高い所定の定電圧値である第 2 出力電源電圧 V_{out2} (例、10.5 V) を出力する。このチャージポンプ動作のために、電源電圧 V_{cc} とクロック信号 clk が入力される。電源電圧 V_{cc} はクロックレベルともなる。また、定電圧制御のために、第 1 出力電圧 V_0 (15 V) が入力され、第 1 出力電圧 V_0 (15 V) が一定電圧値に維持されるように、第 2 出力電源電圧 V_{out2} が制御される。この第 2 出力電源電圧 V_{out2} は、 $V_{cc} \times 4 \times k$ となる (ただし、 k は 1.0 より小さい任意の値であり、例えば $V_{out2} = 10.5$ V となる値に設定される)。コンデンサ C_2 は、平滑用のコンデンサである。

【0030】

第 1 チャージポンプ回路 CHP 1 は、第 2 出力電源電圧 V_{out2} が入力電圧として入力され、第 2 出力電源電圧 V_{out2} をチャージポンプ動作により昇圧した第 1 出力電源電圧 V_{out1} を出力する。この第 1 出力電源電圧 V_{out1} は、第 2 出力電源電圧 V_{out2} を入力電圧として、電源電圧 V_{cc} の 2 倍分昇圧されるから、 $V_{out2} + V_{cc} \times 2$ となる。この第 1 出力電源電圧 V_{out1} は、第 1 出力電圧 V_0 (15 V) より高い値 (例えば、16.5 V) になる。コンデンサ C_1 は、平滑用のコンデンサである。

【0031】

また、第 3 チャージポンプ回路 CHP 3 は、電源電圧 V_{cc} (3 V) が入力され、第 2 出力電源電圧 V_{out2} より低く第 4 出力電圧 V_3 (3 V) より高い値の第 3 出力電源電圧 V_{out3} (6 V) を出力する。コンデンサ C_3 は、平滑用のコンデンサである。

【0032】

第1バッファ回路B0は、その動作電源として、第1出力電源電圧Vout1と第2出力電源電圧Vout2もしくは第6電圧V5が用いられる。第2バッファ回路B1及び第3バッファ回路B2は、その動作電源として、第1出力電圧V0と第2出力電源電圧Vout2が用いられる。また、第4バッファ回路B3及び第5バッファ回路B4は、その動作電源として、第3出力電源電圧Vout3と第6電圧V5とが用いられる。

【0033】

これらバッファ回路B0～B4に供給される動作電源は、交流化サイクルのいずれにおいても、必要な電圧振幅（V0～V2あるいはV3～V5）を十分にカバーしているから、その動作に何らの支障もない。また、それらの動作電圧は、第1チャージポンプ回路CHP1、第2チャージポンプ回路CH2、第3チャージポンプ回路CH3により、それぞれ供給されるから、バッファ回路B0～B4の動作が安定して行える。

【0034】

図2(a)は、第1バッファ回路B0の構成を示す図である。第1バッファ回路B0は、第1出力電源電圧Vout1と第1出力電圧V0間にP型の第1MOSトランジスタQ11を設けるとともに、第1出力電圧V0とグランド（第6電圧V5）間に微弱な電流（例えば、1 μ A程度）の電流を流す定電流源I11を設けている。この定電流源I11は、バッファ回路動作を安定させるためのものであり、他のバッファ回路において用いられる定電流源も同様である。

【0035】

そして、第1基準電圧V0rと第1出力電圧V0を入力し、第1MOSトランジスタQ11への制御信号を出力する第1演算増幅器（以下、オペアンプ）OP11を有している。この第1バッファ回路B0からは第1MOSトランジスタQ11を介して電流が流出する。第1出力電圧V0が第1基準電圧V0rに等しくなるように、第1MOSトランジスタQ11が制御される。なお、定電流源I11を第1出力電圧V0と第2出力電源電圧Vout2との間に設けるようにしてもよい。

【0036】

図2 (b) は、第2バッファ回路B1の構成を示す図である。第2バッファ回路B1は、第1出力電圧 V_0 と第2出力電源電圧 V_{out2} 間に、P型の第2MOSトランジスタ Q_{12} 及びN型の第3トランジスタ Q_{13} を直列に接続し、その直列接続点から第2出力電圧 V_1 を出力する。 I_{12} 、 I_{13} は、定電流源である。第2基準電圧 V_{1r} と第2出力電圧 V_1 を入力し、第2MOSトランジスタ Q_{12} への制御信号を出力する第2オペアンプ OP_{13} と、第2基準電圧 V_{1r} と第2出力電圧 V_1 を入力し、第3MOSトランジスタ Q_{13} への制御信号を出力する第3オペアンプ OP_{13} とを有している。この第2バッファ回路B1からは第2MOSトランジスタ Q_{12} を介して電流が流出し、また第3MOSトランジスタ Q_{13} を介して電流が流入する。第2出力電圧 V_1 が第2基準電圧 V_{1r} に等しくなるように、第2、第3MOSトランジスタ Q_{12} 、 Q_{13} が制御される。

【0037】

図2 (c) は、第3バッファ回路B2の構成を示す図である。第3バッファ回路B2は、第3出力電圧 V_2 と第2出力電源電圧 V_{out2} 間にN型の第4MOSトランジスタ Q_{14} を設けている。 I_{14} は、定電流源である。第3基準電圧 V_{2r} と第3出力電圧 V_2 を入力し、第4MOSトランジスタ Q_{14} への制御信号を出力する第4オペアンプ OP_{14} を有している。この第3バッファ回路B2からは第4MOSトランジスタ Q_{14} を介して電流が流出する。第3出力電圧 V_2 が第3基準電圧 V_{2r} に等しくなるように、第4MOSトランジスタ Q_{14} が制御される。

【0038】

図3 (a) は、第4バッファ回路B3の構成を示す図である。第4バッファ回路B3は、第3出力電源電圧 V_{out3} と第4出力電圧 V_3 間にP型の第5MOSトランジスタ Q_{15} を設けている。 I_{15} は、定電流源である。そして、第4基準電圧 V_{3r} と第4出力電圧 V_3 を入力し、第5MOSトランジスタ Q_{15} への制御信号を出力する第5オペアンプ OP_{15} を有している。この第4バッファ回路B3からは第5MOSトランジスタ Q_{15} を介して電流が流出する。第4出力電圧 V_3 が第4基準電圧 V_{3r} に等しくなるように、第5MOSトランジスタ

Q15が制御される。

【0039】

図3(b)は、第5バッファ回路B4の構成を示す図である。第5バッファ回路B4は、第3出力電源電圧 V_{out3} と第6電圧 V_5 （グランド電位）との間に、P型の第6MOSトランジスタQ16及びN型の第7トランジスタQ17を直列に接続し、その直列接続点から第5出力電圧 V_4 を出力する。I16、I17は、定電流源である。第5基準電圧 V_{4r} と第5出力電圧 V_4 を入力し、第6MOSトランジスタQ16への制御信号を出力する第6オペアンプOP16と、第5基準電圧 V_{4r} と第5出力電圧 V_4 を入力し、第7MOSトランジスタQ17への制御信号を出力する第7オペアンプOP17とを有している。この第5バッファ回路B4からは第6MOSトランジスタQ16を介して電流が流出し、また第7MOSトランジスタQ17を介して電流が流入する。第5出力電圧 V_4 が第5基準電圧 V_{4r} に等しくなるように、第6、第7MOSトランジスタQ16、Q17が制御される。

【0040】

図4及び図5は、第1チャージポンプ回路CHP1の構成図及びその動作説明図である。図4において、P型MOSトランジスタQ21～Q23が直列に接続され、その入力側に第2出力電源電圧 V_{out2} が供給される。これら、MOSトランジスタQ21～Q23の入力端側に、コンデンサC21～C23の一端が接続される。コンデンサC21の他端は、グランドに接続され、コンデンサC22、C23の他端には二相クロック ϕ_3 、 ϕ_4 が供給される。そして、その出力側から第1出力電源電圧 V_{out1} が出力され、また、第1出力電流 I_{out1} が出力される。

【0041】

クロック発生器CG1は、クロック信号 clk と、電源電圧 V_{cc} と、第1出力電源電圧 V_{out1} が入力され、図5に示されるような同期している第1～第4クロック ϕ_1 ～ ϕ_4 を出力する。第1クロック ϕ_1 と第2クロック ϕ_2 は、補型の二相クロックであり、グランド電位 V_{gnd} と第1出力電源電圧 V_{out1} との間で変化する。この第1クロック ϕ_1 は、奇数番目のMOSトランジスタ

Q21、Q23のゲートに供給され、第2クロック $\phi 2$ は、偶数番目のMOSトランジスタQ22のゲートに供給され、それらのオン・オフを制御する。

【0042】

また、第3クロック $\phi 3$ と第4クロック $\phi 4$ は、やはり相補型の二相クロックであり、グラウンド電位 V_{gnd} と電源電圧 V_{cc} との間で変化する。第3クロック $\phi 3$ が、偶数番目のコンデンサC22の他端に供給され、第4クロック $\phi 4$ が、奇数番目のコンデンサC23の他端に供給される。この第3、第4クロック $\phi 3$ 、 $\phi 4$ の振幅($V_{cc} - V_{gnd}$)が、各チャージポンプユニットの昇圧電圧となる。

【0043】

この第1チャージポンプ回路CHP1では、第2出力電源電圧 V_{out2} が入力電圧として供給され、2段階だけチャージポンプ昇圧される。従って、この第1出力電源電圧 V_{out1} は、 $V_{out2} + V_{cc} \times 2$ となる。

【0044】

図6及び図7は、第2チャージポンプ回路CHP2の構成図及びその動作説明図である。図6において、P型MOSトランジスタQ31～Q34が直列に接続され、その入力側に電源電圧 V_{cc} が供給される。これら、MOSトランジスタQ31～Q34の入力端側に、コンデンサC31～C34の一端が接続される。コンデンサC31の他端は、グラウンドに接続され、コンデンサC32～C34の他端には二相クロック $\phi 3$ 、 $\phi 4$ が供給される。

【0045】

この第2チャージポンプ回路CHP2の第2出力電源電圧 V_{out2} は、第2バッファB1、第3バッファB2などの動作電源電圧として供給されるとともに、第1チャージポンプ回路CHP1の入力電圧としても供給される。

【0046】

クロック発生器CG2は、クロック信号 clk と、昇圧ステップ幅を決めるための電源電圧 V_{cc} と、第2出力電源電圧 V_{out2} が入力され、図7に示されるような同期している第1～第4クロック $\phi 1 \sim \phi 4$ を出力する。第1クロック $\phi 1$ と第2クロック $\phi 2$ は、相補型の二相クロックであり、グラウンド電位 V_{gnd}

dと第2出力電源電圧 V_{out2} との間で変化する。この第1クロック $\phi 1$ は、奇数番目のMOSトランジスタ $Q31$ 、 $Q33$ のゲートに供給され、第2クロック $\phi 2$ は、偶数番目のMOSトランジスタ $Q32$ 、 $Q34$ のゲートに供給され、それらのオン・オフを制御する。

【0047】

また、第3クロック $\phi 3$ と第4クロック $\phi 4$ は、やはり相補型の二相クロックであり、グランド電位 V_{gnd} と電源電圧 V_{cc} との間で変化する。第3クロック $\phi 3$ が、偶数番目のコンデンサ $C32$ 、 $C34$ の他端に供給され、第4クロック $\phi 4$ が、奇数番目のコンデンサ $C33$ の他端に供給される。この第3、第4クロック $\phi 3$ 、 $\phi 4$ の振幅($V_{cc}-V_{gnd}$)が、各チャージポンプユニットの昇圧電圧となる。

【0048】

この第2チャージポンプ回路 $CHP2$ の第2出力電源電圧 V_{out2} は、第2バッファ $B1$ 、第3バッファ $B2$ などの動作電源電圧として供給される一方、第2バッファ $B1$ 、第3バッファ $B2$ などから第2出力電流 I_{out2} が入力(流入)する。その第2出力電流 I_{out2} のほとんどすべてが第1チャージポンプ回路 $CHP1$ の入力電流 I_{in1} として出力(流出)される($I_{out2}=I_{in1}$)。

【0049】

即ち、第2チャージポンプ回路 $CHP2$ は、起動時を除いて通常動作状態では、第2出力電源電圧 V_{out2} を基準の電圧として、第1チャージポンプ回路 $CHP1$ や、第2バッファ $B1$ 、第3バッファ $B2$ などに出力するだけで、電流の入出力はほとんどない。従って、チャージポンプ動作に伴う損失がほとんど発生しない。

【0050】

この第2チャージポンプ回路 $CHP2$ では、定電圧制御動作が行われる。第1出力電圧 V_0 が帰還電圧として入力され、その第1出力電圧 V_0 を抵抗 $R21$ 、 $R22$ で分圧して検出電圧 V_d を形成する。一方、参照電圧源 B からの参照電圧 V_{bg} を、例えば、バンドギャップ型定電圧回路を用いて形成する。比較器 CP

で、検出電圧 V_d と参照電圧 V_{bg} とを比較し、その比較出力をクロック発生器 $CG2$ に供給する。クロック発生器 $CG2$ は、比較器 CP からの比較出力でクロック発生状態または停止状態が制御される。

【0051】

このクロック発生器 $CG2$ のクロック発生または停止の制御により、第2出力電源電圧 V_{out2} 、第1出力電源電圧 V_{out1} 、さらに最終的に第1出力電圧 V_0 が所定電圧値（15V）に定電圧制御される。このように、定電圧制御動作のために第1出力電圧 V_0 を帰還しているから、実際にバッファ B_0 に出力されている電圧を正確に所定値に制御できる。

【0052】

図8及び図9は、チャージポンプ回路 $CHP3$ の構成図及びその動作説明図である。図8において、P型MOSトランジスタ $Q41$ 、 $Q42$ が直列に接続され、その入力側に電源電圧 V_{cc} が供給される。これら、MOSトランジスタ $Q41$ 、 $Q42$ の入力端側に、コンデンサ $C41$ 、 $C42$ の一端が接続される。コンデンサ $C41$ の他端は、グランドに接続され、コンデンサ $C42$ の他端には二相クロック ϕ_3 が供給される。そして、その出力側から第3出力電源電圧 V_{out3} が出力され、また、第3出力電流 I_{out3} が出力される。

【0053】

クロック発生器 $CG3$ は、クロック信号 clk と、電源電圧 V_{cc} と、第3出力電源電圧 V_{out3} が入力され、図9に示されるような同期している第1～第4クロック $\phi_1 \sim \phi_4$ を出力する。なお、昇圧ユニットが2段なので、第4クロック ϕ_4 は、使用されない。第1クロック ϕ_1 と第2クロック ϕ_2 は、相補型の二相クロックであり、グランド電位 V_{gnd} と第3出力電源電圧 V_{out3} との間で変化する。この第1クロック ϕ_1 は、奇数番目のMOSトランジスタ $Q41$ のゲートに供給され、第2クロック ϕ_2 は、偶数番目のMOSトランジスタ $Q42$ のゲートに供給され、それらのオン・オフを制御する。

【0054】

また、第3クロック ϕ_3 と第4クロック ϕ_4 は、やはり相補型の二相クロックであり、グランド電位 V_{gnd} と電源電圧 V_{cc} との間で変化する。第3クロッ

ク $\phi 3$ が、偶数番目のコンデンサ $C42$ の他端に供給される。この第3、第4クロック $\phi 3$ 、 $\phi 4$ の振幅 ($V_{cc} - V_{gnd}$) が、各チャージポンプユニットでの昇圧電圧となる。

【0055】

以上のように構成される本発明の液晶表示装置の駆動用電源装置の動作を、図11をも参照して説明する。

【0056】

奇数フレームにおいては、走査時に、選択されているコモン電極 COM_j には第1出力電圧 V_0 が印加され、選択されていないコモン電極 $COM_1 \sim COM_n$ (ただし、 COM_j は除く) には第5出力電圧 V_4 が印加される。一方、セグメント電極 $SEG_1 \sim SEG_m$ には、選択されているコモン電極に対応した表示信号に応じて第4出力電圧 V_3 あるいは第6電圧 V_5 が印加される。

【0057】

コモン電極 COM_j とセグメント電極 SEG_k とにより選択されている液晶表示画素には、第1出力電圧 V_0 と第4出力電圧 V_3 あるいは第6電圧 V_5 間の大きな電圧が印加される。しかし、選択されていない液晶表示画素には、第5出力電圧 V_4 と第4出力電圧 V_3 あるいは第6電圧 V_5 間の小さな電圧が印加される。この選択されていない液晶表示画素の数は、通常、選択されている液晶表示画素の数よりも著しく多い。液晶表示画素は、コンデンサ負荷と見なせるから、その充放電に伴う電力消費が発生する。

【0058】

本発明では、第4出力電圧 V_3 、第5出力電圧 V_4 を発生する第4バッファ回路 B_3 、第5バッファ回路 B_4 の動作電源に、第3チャージポンプ回路 CHP_3 で発生させた第3出力電源電圧 V_{out3} を用いている。この第3出力電源電圧 V_{out3} は、第4バッファ回路 B_3 、第5バッファ回路 B_4 の動作に必要なとする電圧よりは十分に大きく、かつ従来の第1出力電源電圧 V_{out1} に比べれば遙かに小さい。

【0059】

即ち、電力消費は、印加される電圧 V_{out3} と各バッファ回路に流れる電流

との積による。この流れる電流は、印加される電圧が従来のように第1出力電源電圧 V_{out1} でも、本発明のように第3出力電源電圧 V_{out3} でも同じである。つまり、液晶表示画素のコンデンサ負荷がある極性の所定電圧の充電状態から放電され、逆の極性の所定の電圧に充電されるまで流れる。したがって、昇圧回路が従来に比べて増加するものの、電力消費は、印加される電圧がより低い第3出力電源電圧 V_{out3} であるため、従来に比べて低減される。また、オペアンプ OP15、OP16、OP17や、定電流源 I15、I16、I17等は、より低い第3出力電源電圧 V_{out3} で動作するため、それらによる電力消費も小さくなる。

【0060】

偶数フレームにおいては、走査時に、選択されているコモン電極 COMj には第6電圧 V_5 が印加され、選択されていないコモン電極 COM1～COMn（ただし、COMj は除く）には第2出力電圧 V_1 が印加される。一方、セグメント電極 SEG1～SEGm には、選択されているコモン電極に対応した表示信号に応じて第1出力電圧 V_0 あるいは第3出力電圧 V_2 が印加される。

【0061】

コモン電極 COMj とセグメント電極 SEGk とにより選択されている液晶表示画素には、第6電圧 V_5 と第1出力電圧 V_0 あるいは第3出力電圧 V_2 間の大きな電圧が印加される。しかし、選択されていない液晶表示画素には、第2出力電圧 V_1 と第1出力電圧 V_0 あるいは第3出力電圧 V_2 間の小さな電圧が印加される。この場合にも、液晶表示画素のコンデンサ負荷への充放電に伴う電力消費が発生する。

【0062】

本発明では、第1出力電圧 V_0 を発生する第1バッファ回路 B0 の動作電源として、第1チャージポンプ回路 CHP1 において、第2出力電源電圧 V_{out2} から $V_{cc} \times 2$ だけ昇圧させた第1出力電源電圧 V_{out1} を用いている。また、第2出力電圧 V_1 、第3出力電圧 V_2 を発生する第2バッファ回路 B1、第3バッファ回路 B2 の動作電源に、高電圧側電圧として第1出力電圧 V_0 を用い、低電圧側電圧として第2チャージポンプ回路 CHP2 で発生させた第2出力電源

電圧 V_{out2} を用いている。

【0063】

この第1出力電源電圧 V_{out1} と第2出力電源電圧 V_{out2} との差電圧は電源電圧 V_{cc} の2倍 ($V_{cc} \times 2$) であり、この差電圧 $V_{cc} \times 2$ の範囲内に第1バッファ $B0$ 、第2バッファ回路 $B1$ 、第3バッファ回路 $B2$ の動作に必要な電圧が十分に含まれている。

【0064】

この場合の電力消費は、まず、印加される第1出力電源電圧 V_{out1} と第2出力電源電圧 V_{out2} 間の電圧と、その間を流れる電流との積による。この電流は、印加される電圧が、従来のように第1出力電源電圧 V_{out1} の電圧であっても、本発明のように第1出力電圧 V_0 と第2出力電源電圧 V_{out2} 間の差電圧であっても、同じである。この電流がやはり、液晶表示画素のコンデンサ負荷がある極性の所定電圧の充電状態から放電され、逆の極性の所定の電圧に充電されるまで流れる。

【0065】

したがって、電力消費は、奇数フレームと偶数フレームとで同じであり、第1出力電源電圧 V_{out1} あるいは第3出力電源電圧 V_{out3} から流出する電流を I_{out} とすると、 $I_{out} \times V_{cc} \times 2$ 、となる。この本発明の電力消費は、従来に比べて著しく低減される。

【0066】

さらに、液晶表示画素のコンデンサ負荷を充電及び放電する際に流れる電流は、第2チャージポンプ回路 $CHP2$ の出力側に設けられているコンデンサ $C2$ に流入する流入電流 I_{out2} になる。コンデンサ $C2$ に流入する電流 I_{out2} は、第1チャージポンプ回路 $CHP1$ への流入電流 I_{in1} になる ($I_{out2} = I_{in1}$)。

【0067】

従って、第2チャージポンプ回路 $CHP2$ は、起動時を除いて通常動作状態では、第2出力電源電圧 V_{out2} を基準の電圧として、第1チャージポンプ回路 $CHP1$ や、第2バッファ $B1$ 、第3バッファ $B2$ などに出力するだけである。

即ち、第2チャージポンプ回路CHP2は、電流の入出力がほとんどない。従って、チャージポンプ動作に伴う損失がほとんど発生しない。

【0068】

このように第2チャージポンプ回路CHP2の出力側に流入する電流が、第1チャージポンプ回路CHP1への流入電流になるから、本発明ではさらに有効に消費電力を低減することができる。

【0069】

なお、電圧増幅器A1や分圧抵抗器R0～R4等での電力消費は、従来のものと同様である。

【0070】

以上のように本発明においては、従来のものとは明確に異なる特有の電源回路構成とすることにより、全体としての消費電力を従来のものに比して著しく低減することができる。

【0071】

また、以上の説明では、第2バッファ回路B1及び第3バッファ回路B2の高電圧側の電圧として第1出力電圧V0を使用しているが、これに代えて第1出力電源電圧Vout1を使用しても良い。この場合には、図1において、破線で示すような接続構成に変更することになる。

【0072】

また、第2チャージポンプ回路CHP2での定電圧制御のために帰還される帰還電圧として第1出力電圧V0を用いたが、この帰還電圧として、第2出力電源電圧Vout2または第1出力電源電圧Vout1を使用しても良い。

【0073】

また、本発明では、第1出力電圧V0～第5出力電圧V4、基準電圧（第6電圧V5）を用いた例のみを説明したが、必要に応じて電圧レベルを増減してもよい。また、液晶表示装置について説明したが、他のマトリクス型表示装置の電源として使用しても良い。

【0074】

なお、本発明は、特許請求の範囲に記載された他、さらに次のように種々の形

態で実施することができる。即ち、

【0075】

液晶表示装置駆動用電源装置は、電源電圧 V_{cc} より高い第1出力電源電圧 V_{out1} を発生する第1電圧変換回路 $CHP1$ と、前記第1出力電源電圧 V_{out1} に基づいて、この第1出力電源電圧 V_{out1} より小さく、且つ順次小さくなる第1基準電圧 V_{0r} 、第2基準電圧 V_{1r} 、第3基準電圧 V_{2r} 、第4基準電圧 V_{3r} 、第5基準電圧 V_{4r} 、第6電圧 V_5 を発生する基準電圧発生回路と、前記第1基準電圧 V_{0r} が入力され、第1出力電圧 V_0 を出力する第1バッファ回路 B_0 と、前記第2基準電圧 V_{1r} が入力され、第2出力電圧 V_1 を出力する第2バッファ回路 B_1 と、前記第3基準電圧 V_{2r} が入力され、第3出力電圧 V_2 を出力する第3バッファ回路 B_2 と、前記第4基準電圧 V_{3r} が入力され、第4出力電圧 V_3 を出力する第4バッファ回路 B_3 と、前記第5基準電圧 V_{4r} が入力され、第5出力電圧 V_4 を出力する第5バッファ回路 B_4 と、を有する液晶表示装置駆動用電源装置において、前記電源電圧 V_{cc} を昇圧して前記第3出力電圧 V_2 より低く前記第4出力電圧 V_3 より高い電圧値に定電圧制御される第2出力電源電圧 V_{out2} を出力する第2電圧変換回路 $CHP2$ と、前記電源電圧 V_{cc} を昇圧して、前記第3出力電圧 V_2 より低く前記第4出力電圧 V_3 より高い第3出力電源電圧 V_{out3} を出力する第3電圧変換回路 $CHP3$ とを備え、

前記第1電圧変換回路 $CHP1$ は、前記第2出力電源電圧 V_{out2} が入力電圧として入力され、前記電源電圧 V_{cc} を昇圧単位として昇圧した前記第1出力電源電圧 V_{out1} を出力するものであり、

前記第1バッファ回路 B_0 は、前記第1出力電源電圧 V_{out1} に基づいて動作し、前記第2バッファ回路 B_1 は、前記第1出力電源電圧 V_{out1} もしくは前記第1出力電圧 V_0 と前記第2出力電源電圧 V_{out2} ととに基づいて動作し、前記第3バッファ回路 B_2 は、前記第2出力電源電圧 V_{out2} に基づいて動作し、前記第4バッファ回路 B_3 は、前記第3出力電源電圧 V_{out3} を動作電源とし、前記第5バッファ回路 B_4 は、前記第3出力電源電圧 V_{out3} と前記第6電圧 V_5 とを動作電源とする。

【0076】

また、第1バッファ回路B0は、第1出力電源電圧 V_{out1} と第1出力電圧 V_0 間に第1MOSトランジスタ Q_{11} を設けるとともに、第1基準電圧 V_{0r} と第1出力電圧 V_0 を入力し、第1MOSトランジスタへの制御信号を出力する第1オペアンプ OP_{11} を有する。

【0077】

また、第2バッファ回路B1は、第1出力電源電圧 V_{out1} もしくは第1出力電圧 V_0 と第2出力電源電圧 V_{out2} 間に、第2MOSトランジスタ Q_{12} 及び第3トランジスタ Q_{13} を直列に接続し、その直列接続点から第2出力電圧 V_1 を出力するとともに、第2基準電圧 V_{1r} と第2出力電圧 V_1 を入力し、第2MOSトランジスタ Q_{12} への制御信号を出力する第2オペアンプ OP_{12} と、第2基準電圧 V_{1r} と第2出力電圧 V_1 を入力し、第3MOSトランジスタ Q_{13} への制御信号を出力する第3オペアンプ OP_{13} とを有する。

【0078】

また、第3バッファ回路B2は、第3出力電圧 V_2 と第2出力電源電圧 V_{out2} 間に第4MOSトランジスタ Q_{14} を設けるとともに、第3基準電圧 V_{2r} と第3出力電圧 V_2 を入力し、第4MOSトランジスタ Q_{14} への制御信号を出力する第4オペアンプ OP_{14} を有する。

【0079】

また、第4バッファ回路B3は、第3出力電源電圧 V_{out3} と第4出力電圧 V_3 間に第5MOSトランジスタ Q_{15} を設けるとともに、第4基準電圧 V_{3r} と第4出力電圧 V_3 を入力し、第5MOSトランジスタ Q_{15} への制御信号を出力する第5オペアンプ OP_{15} を有する。

【0080】

また、第5バッファ回路B4は、第3出力電源電圧 V_{out3} と第6電圧 V_5 間に、第6MOSトランジスタ Q_{16} 及び第7トランジスタ Q_{17} を直列に接続し、その直列接続点から第5出力電圧 V_4 を出力するとともに、第5基準電圧 V_{4r} と第5出力電圧 V_4 を入力し、第6MOSトランジスタ Q_{16} への制御信号を出力する第6オペアンプ OP_{16} と、第5基準電圧 V_{4r} と第5出力電圧 V_4

を入力し、第7 MOS トランジスタ Q 17 への制御信号を出力する第7 オペアン
プ OP 17 とを有する。

【0081】

【発明の効果】

本発明によれば、交流化駆動されるマトリクス型液晶表示装置駆動用電源装置
において、第1 電圧変換回路とともに、第2 電圧変換回路及び第3 電圧変換回路
を設ける。そして、各種の電圧を出力する複数のバッファ回路の動作電圧を、交
流化サイクルに必要な電圧振幅範囲を高電圧側及び低電圧側に、適合させる。こ
れにより、その表示駆動に伴う消費電力を低減するとともに、表示動作を安定し
て行うことができる。

【0082】

第2 電圧変換回路（第2 チャージポンプ回路）の出力電圧を、第1 電圧変換回
路（第1 チャージポンプ回路）の入力電圧として供給し、その第1 電圧変換回路
では高電圧側のバッファ回路の動作に必要な電圧振幅を賄えるだけの昇圧を行う
。そして、高電圧側のバッファ回路から第2 電圧変換回路に流出する電流を、第
1 電圧変換回路へ供給する。これにより、第2 電圧変換回路での損失はほとんど
発生しないから、さらに有効に消費電力を低減することができる。

【0083】

また、第2 電圧変換回路（第2 チャージポンプ回路）で、所定の電圧値に定電
圧制御するから、バッファ回路の動作に必要な電圧を適切に発生することができる。

【図面の簡単な説明】

【図1】

本発明の実施の形態に係る液晶表示装置駆動用電源装置の構成図。

【図2】

本発明に用いる第1～第3 バッファ回路 B 0～B 2 の構成図。

【図3】

本発明に用いる第4、第5 バッファ回路 B 3、B 4 の構成図。

【図4】

本発明に用いる第1チャージポンプ回路CHP1の構成図。

【図5】

第1チャージポンプ回路CHP1の動作説明図。

【図6】

本発明に用いる第2チャージポンプ回路CHP2の構成図。

【図7】

第2チャージポンプ回路CHP2の動作説明図。

【図8】

本発明に用いる第3チャージポンプ回路CHP3の構成図。

【図9】

第3チャージポンプ回路CHP3の動作説明図。

【図10】

従来の液晶表示装置駆動用電源装置の構成図。

【図11】

液晶駆動波形の例を示す図。

【符号の説明】

LCD 液晶表示装置

CHP1 第1チャージポンプ回路

CHP2 第2チャージポンプ回路

CHP3 第3チャージポンプ回路

C1、C2、C3 平滑コンデンサ

A1 電圧増幅器

R0～R4、R21、R22 分圧抵抗器

B0～B4 バッファ回路

Vcc 電源電圧

clk クロック信号

Vout1～Vout3 第1～第3出力電源電圧

V0r～V4r 第1～第5基準電圧

V0～V5 第1～第5出力電圧

OP 1 1 ~ OP 1 7 第 1 ~ 第 7 オペアンプ

Q 1 1 ~ Q 4 2 MOS トランジスタ

I 1 ~ I 1 7 定電流源

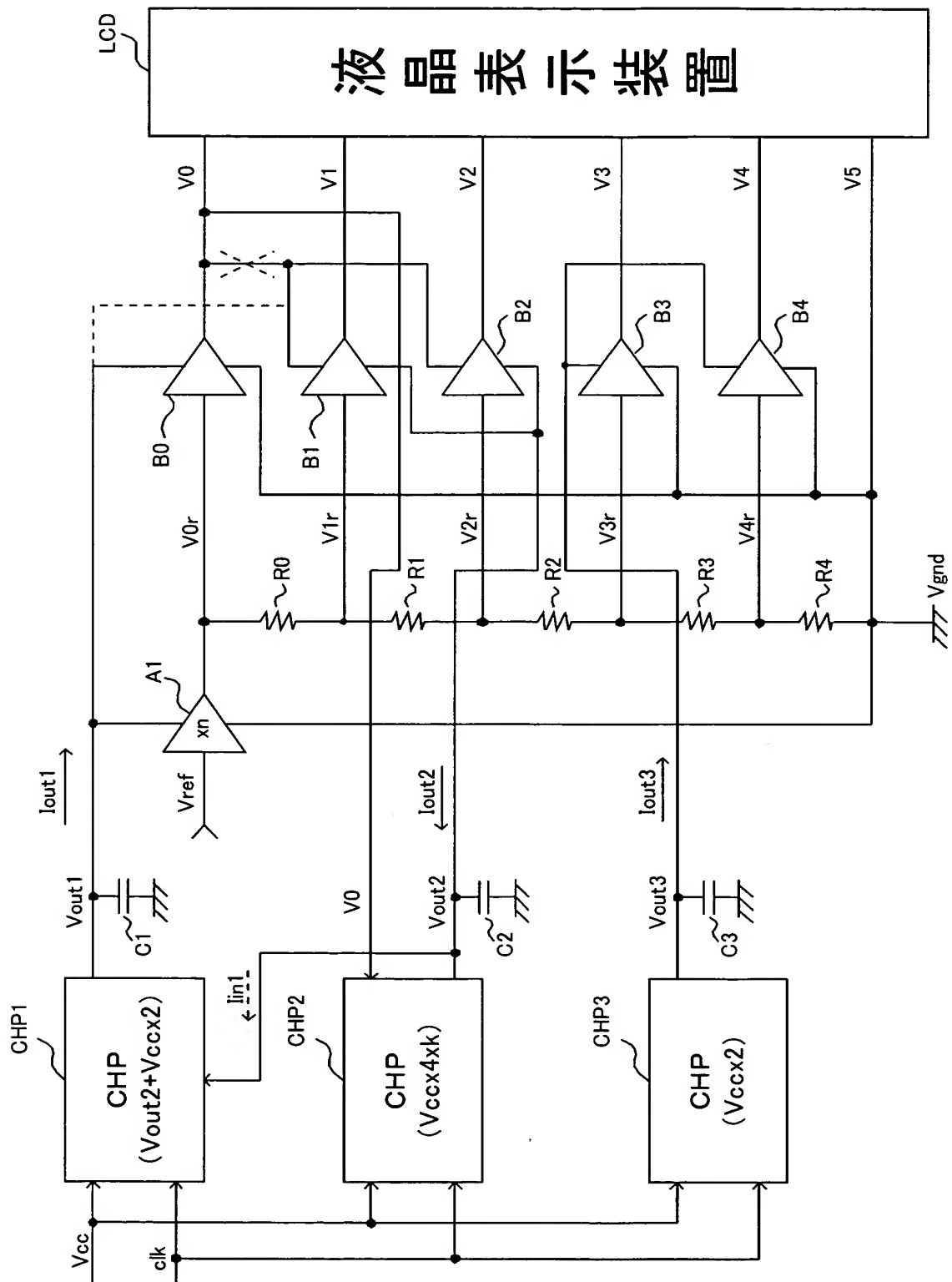
CG 1 ~ CG 3 クロック発生器

ϕ 1 ~ ϕ 4 クロック

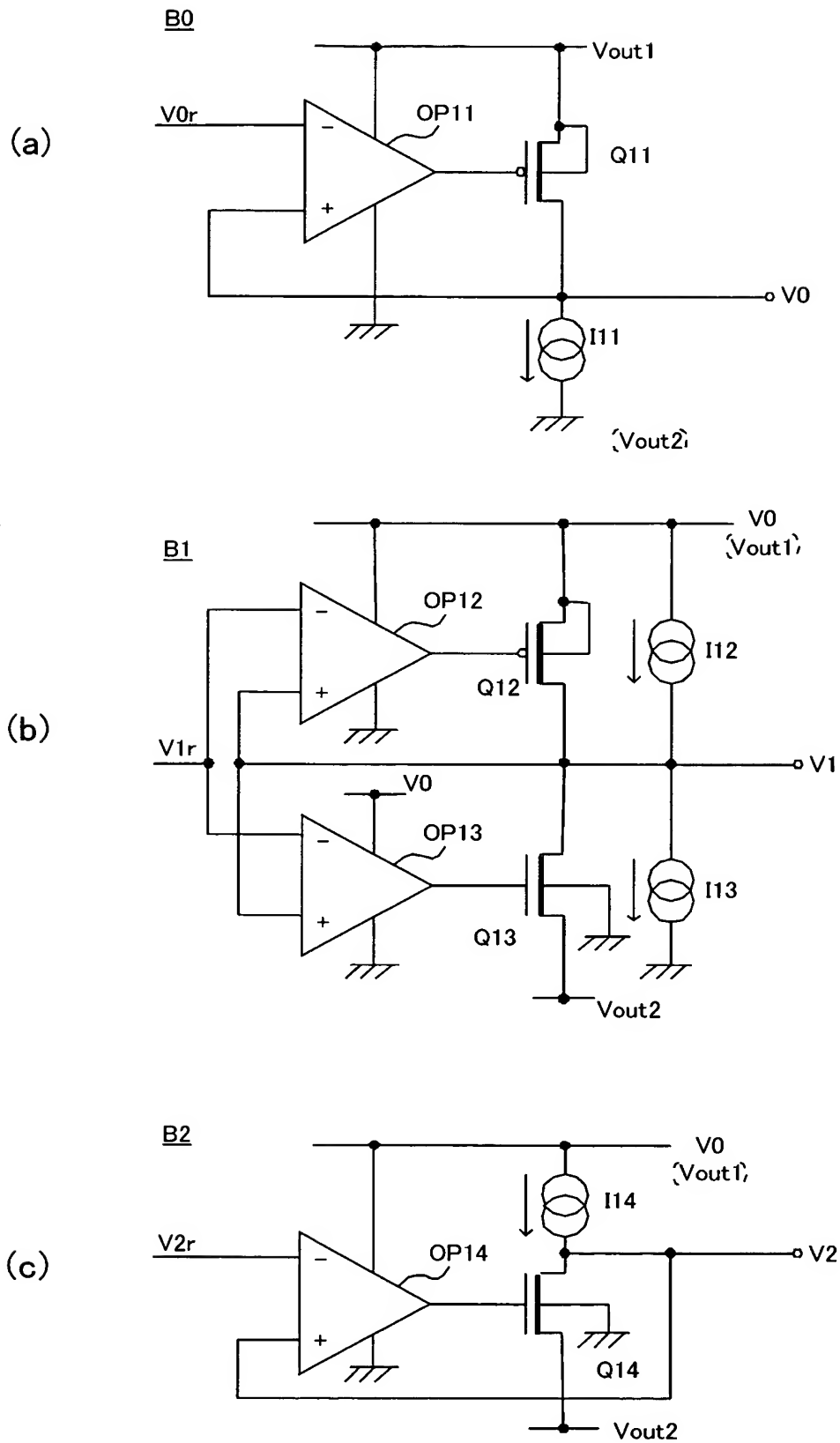
CP 比較器

【書類名】 図面

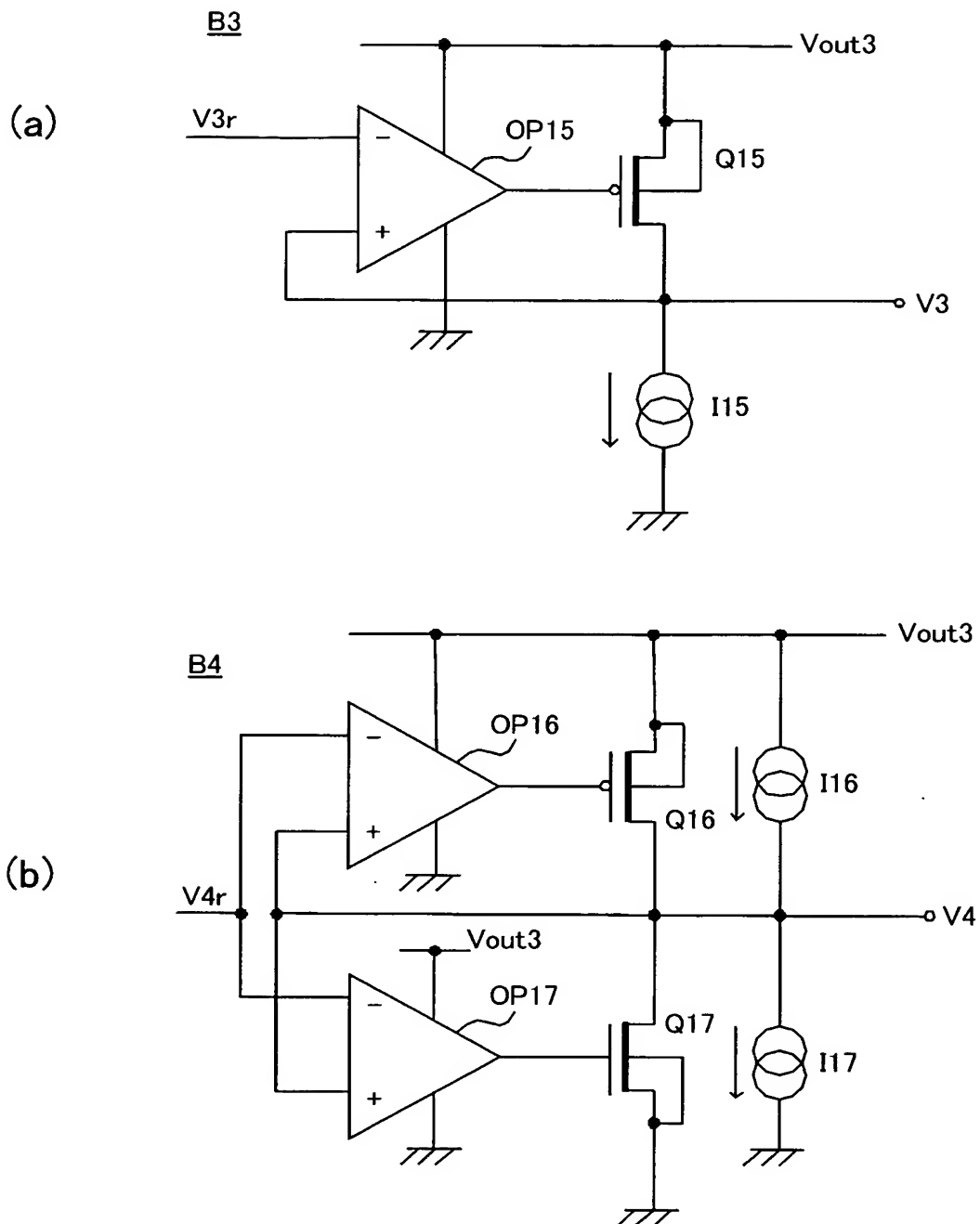
【図 1】



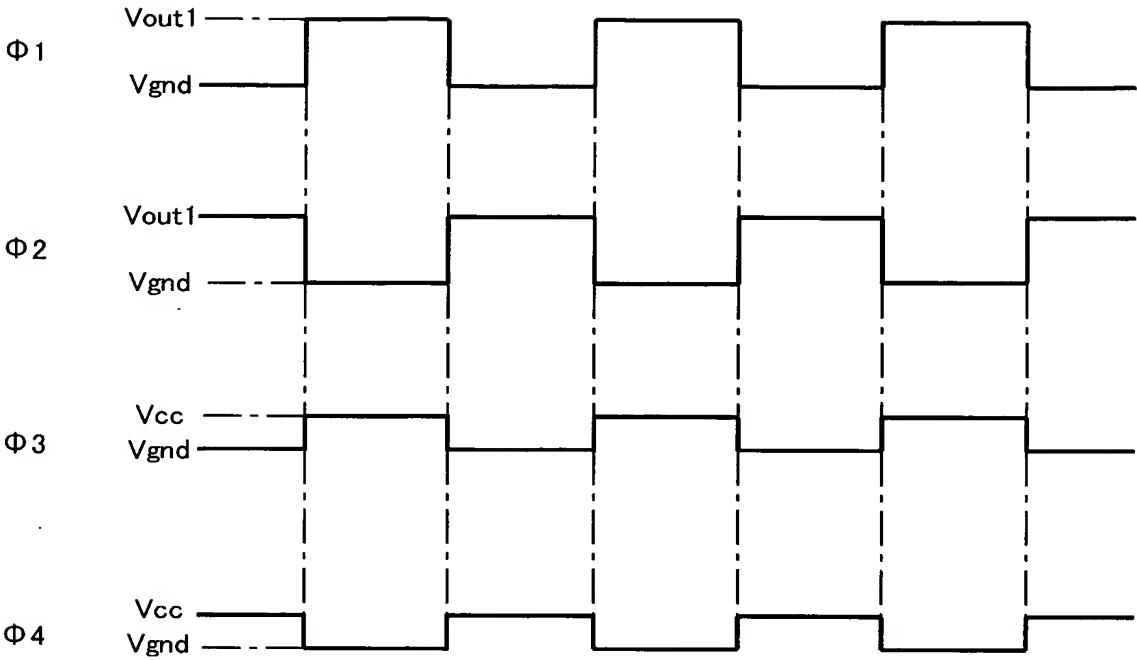
【図 2】



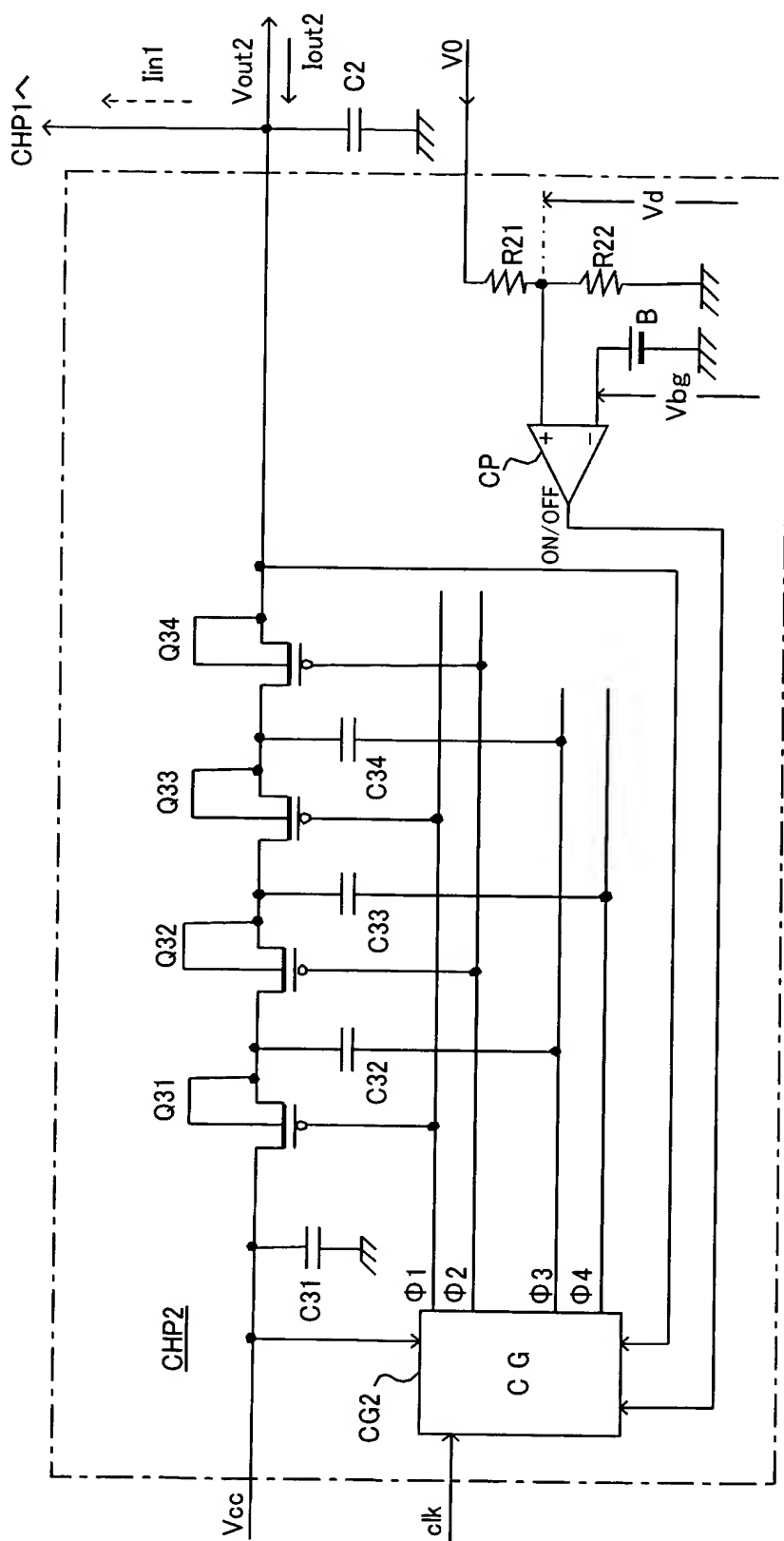
【図 3】



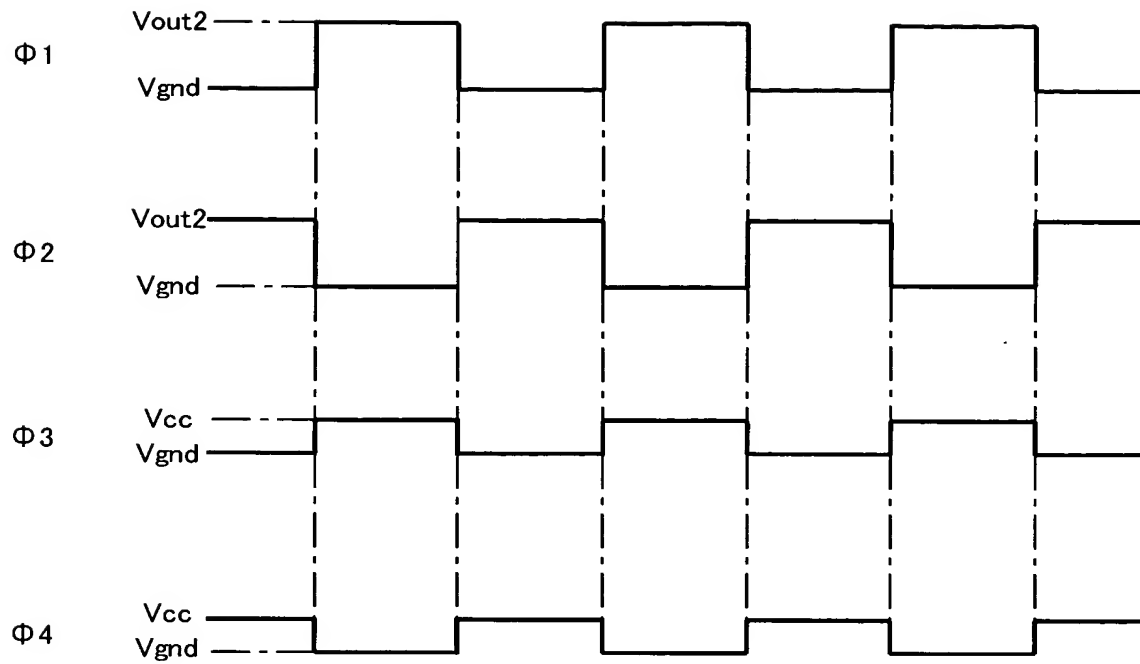
【図 5】



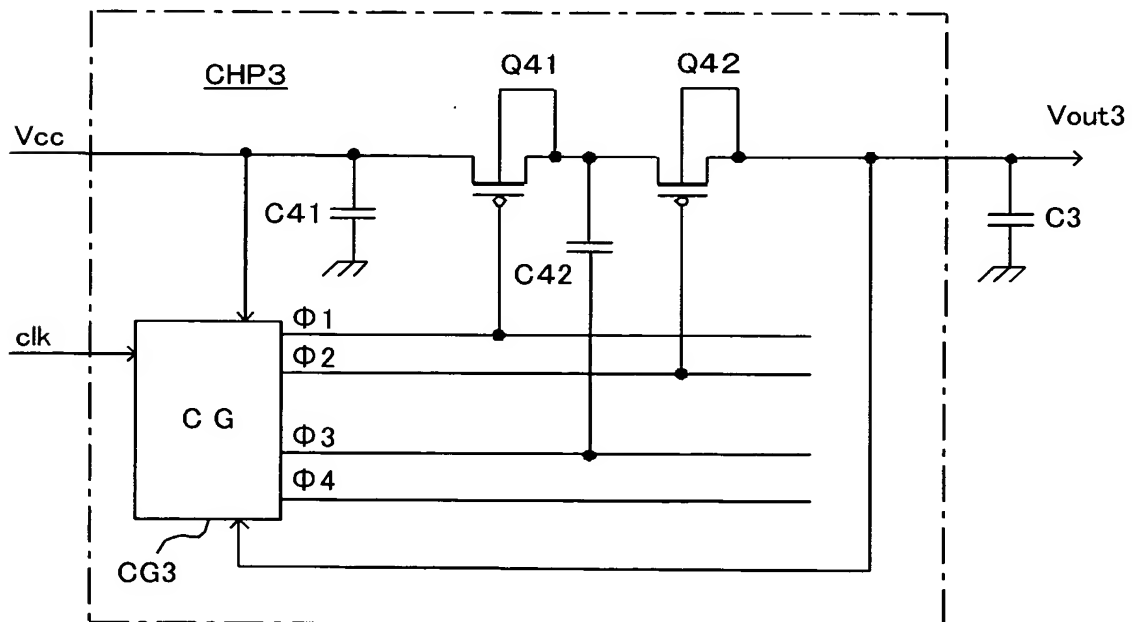
【図 6】



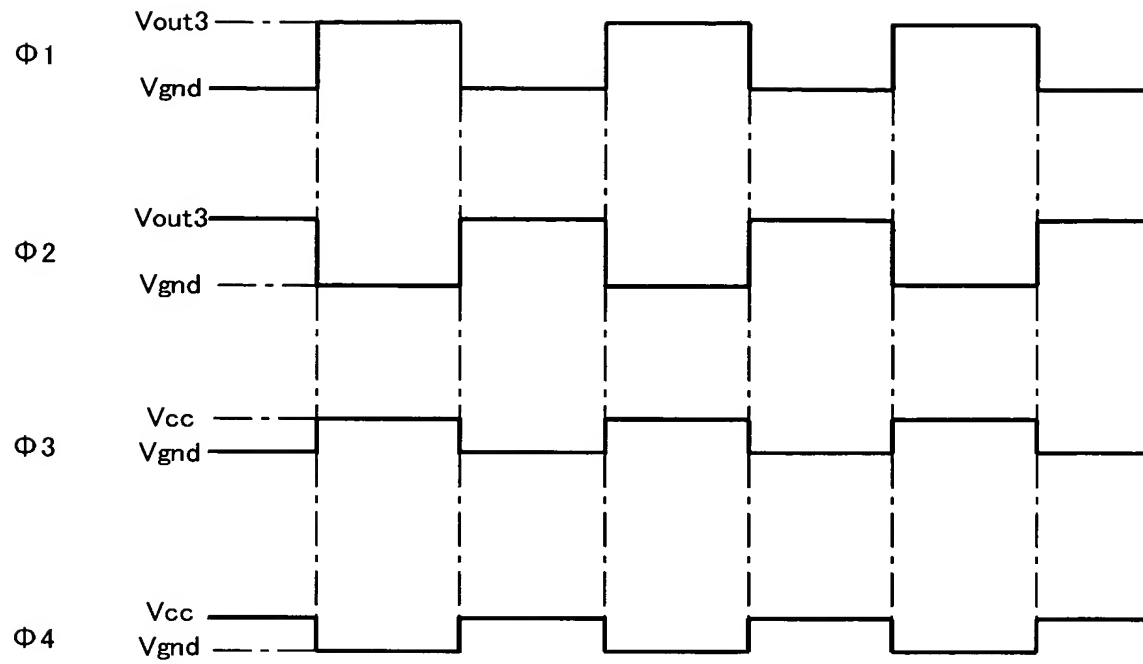
【図 7】



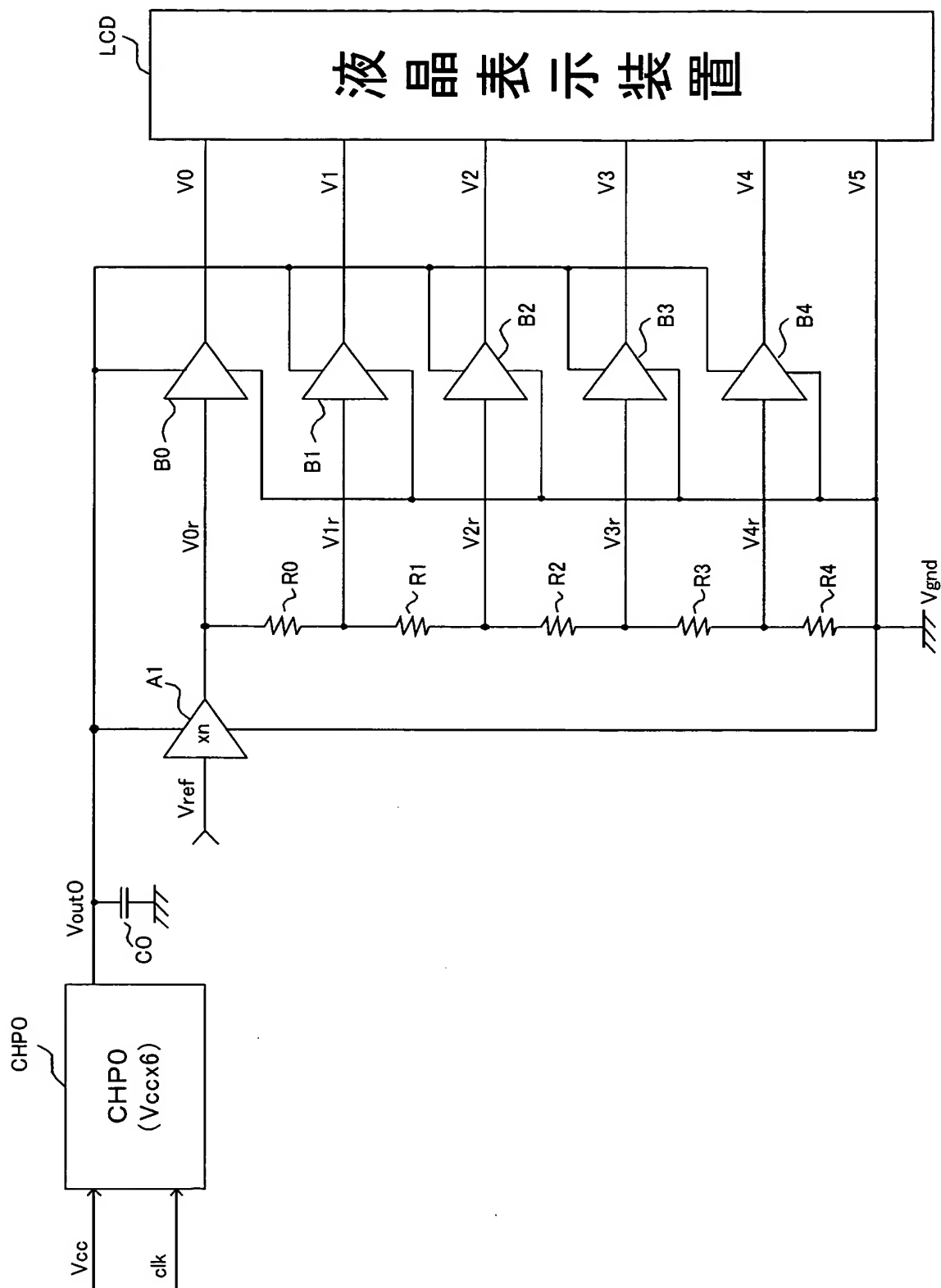
【図 8】



【図 9】

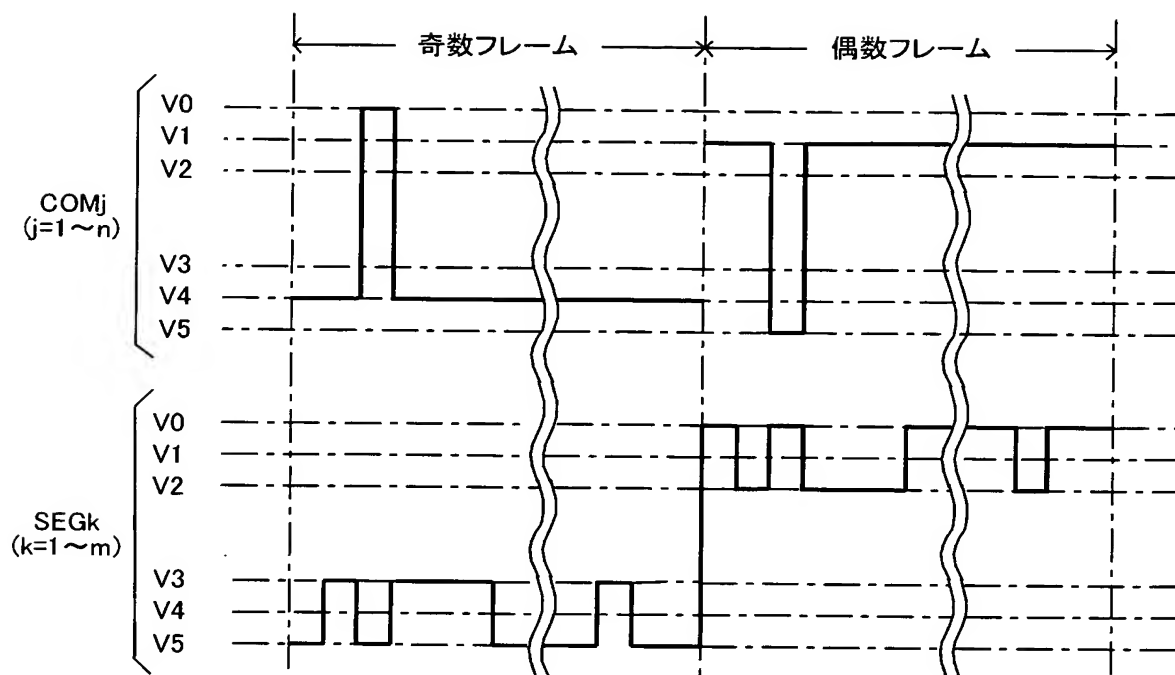


【図 10】





【図 11】



【書類名】 要約書

【要約】

【課題】 交流化駆動されるマトリクス型液晶表示装置駆動用電源装置において、その表示駆動に伴う消費電力を低減するとともに、表示動作を安定して行うこと。

【解決手段】 液晶表示装置駆動用電源装置は、高電圧側の複数の電圧 $V_0 \sim V_2$ を発生する複数のバッファ回路 $B_0 \sim B_2$ と、低電圧側の複数の電圧 V_3 、 V_4 を発生する複数のバッファ回路 B_3 、 B_4 とを有する。電源電圧 V_{cc} を昇圧して第2、第3出力電源電圧 V_{out2} 、 V_{out3} を発生する第2、第3電圧変換回路 $CHP2$ 、 $CHP3$ と、第2出力電源電圧 V_{out2} を昇圧して、所定の第1出力電源電圧 V_{out1} を出力する第1電圧変換回路 $CHP1$ とを備える。これらの第1～第3の出力電源電圧もバッファ回路 $B_0 \sim B_4$ の動作電源とする。

【選択図】 図1



特願 2 0 0 3 - 1 1 1 0 6 1

出 願 人 履 歴 情 報

識別番号

[0 0 0 1 1 6 0 2 4]

1 . 変更年月日

1 9 9 0 年 8 月 2 2 日

[変更理由]

新規登録

住 所

京都府京都市右京区西院溝崎町 2 1 番地

氏 名

ローム株式会社